

Утвержден

ФАПИ. 421459. 210РЭ–ЛУ

**МОДУЛЬ ДИСКРЕТНОГО ВВОДА/ВЫВОДА
DIC210**

Руководство по эксплуатации

(Редакция 1.01)

ФАПИ. 421459. 210РЭ

СОДЕРЖАНИЕ

1	ОПИСАНИЕ И РАБОТА.....	8
1.1	ОПИСАНИЕ И РАБОТА МОДУЛЯ.....	8
1.1.1	Назначение модуля.....	8
1.1.2	Технические характеристики.....	8
1.1.2.1	Технические данные.....	8
1.1.2.2	Основные параметры.....	10
1.2	СОСТАВ МОДУЛЯ.....	11
1.2.1	Основные компоненты.....	11
1.2.1.1	Расположение основных компонентов.....	11
1.2.1.2	Перечень основных компонентов.....	13
1.2.2	Конструктивные отличия вариантов исполнения модуля.....	14
1.2.3	Комплект поставки.....	14
1.2.4	Сервисное ПО и документация.....	14
1.3	УСТРОЙСТВО И РАБОТА.....	15
1.3.1	Общее функциональное описание.....	15
1.3.1.1	Порты дискретного ввода/вывода.....	15
1.3.1.2	Светодиодный индикатор.....	16
1.3.1.3	Электропитание модуля.....	16
1.3.2	Технические особенности.....	16
1.3.2.1	Взаимодействие с оптомодулями Opto 22® и Grayhill®.....	16
1.3.2.2	Измерение частоты сигналов.....	17
1.3.2.3	Таймеры/счетчики импульсов.....	17
1.3.2.4	Генерация ШИМ сигналов и частотный вывод.....	17
1.3.2.5	Управление индикаторами.....	17
1.3.2.6	Формирование аппаратных прерываний по событиям на входах.....	17
1.3.2.7	Изменение схемы модуля в системе.....	17
1.3.3	Регистры портов ввода/вывода.....	18
1.3.4	Системная магистраль расширения.....	18
1.3.5	Подключение внешних устройств.....	18
1.4	МАРКИРОВКА.....	19
1.4.1	Маркировка модуля.....	19
1.4.2	Маркировка потребительской тары.....	19
1.5	УПАКОВКА.....	19
1.5.1	Использование упаковочного материала и тары.....	19

Перв. примен.
ФАПИ. 421459. 210РЭ

Справ. №

Подп. и дата

Име. № дубл.

Взам. инв. №

Подп. и дата

Име. № подл.

ФАПИ. 421459. 210РЭ																											
<i>Изм.</i>	<i>Лист</i>	<i>№ докум.</i>	<i>Подп.</i>	<i>Дата</i>																							
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 20%;"><i>Разраб.</i></td> <td style="width: 20%;">Антонов</td> <td rowspan="3" style="width: 30%; text-align: center; vertical-align: middle;"> Модуль дискретного ввода/вывода DIC210 Руководство по эксплуатации </td> <td style="width: 10%;"><i>Лит.</i></td> <td style="width: 10%;"></td> <td style="width: 10%;"><i>Лист</i></td> <td style="width: 10%;"></td> <td style="width: 10%;"><i>Листов</i></td> <td style="width: 10%;"></td> </tr> <tr> <td><i>Пров.</i></td> <td>Крячко</td> <td></td> <td></td> <td style="text-align: center;">2</td> <td style="text-align: center;">41</td> <td></td> </tr> <tr> <td><i>Н.контр.</i></td> <td>Бармина</td> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> </table>					<i>Разраб.</i>	Антонов	Модуль дискретного ввода/вывода DIC210 Руководство по эксплуатации	<i>Лит.</i>		<i>Лист</i>		<i>Листов</i>		<i>Пров.</i>	Крячко			2	41		<i>Н.контр.</i>	Бармина					
<i>Разраб.</i>	Антонов	Модуль дискретного ввода/вывода DIC210 Руководство по эксплуатации	<i>Лит.</i>		<i>Лист</i>			<i>Листов</i>																			
<i>Пров.</i>	Крячко				2	41																					
<i>Н.контр.</i>	Бармина																										

2	ИСПОЛЬЗОВАНИЕ ПО НАЗНАЧЕНИЮ.....	20
2.1	ПОДГОТОВКА МОДУЛЯ К ИСПОЛЬЗОВАНИЮ.....	20
2.1.1	Информация о видах опасных воздействий.....	20
2.1.2	Общие требования.....	20
2.1.3	Требование электростатической безопасности.....	20
2.1.4	Внешний осмотр.....	20
2.1.5	Проверка готовности.....	21
2.1.6	Установка модуля.....	21
2.1.7	Поставочная конфигурация модуля.....	21
2.1.8	Подключение к модулю.....	22
2.1.9	Конфигурирование модуля.....	23
2.1.9.1	Переключатель установки базового адреса (SW1).....	23
2.1.9.2	Переключатель установки коммутируемой линии прерывания (SW2).....	24
2.1.9.3	Переключки установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 (W[22:20], W[25:23], W[28:26], W[31:29]).....	24
2.1.10	Установка линии запроса канала DMA и выхода IOCHRDY.....	25
2.2	ИСПОЛЬЗОВАНИЕ МОДУЛЯ.....	25
2.2.1	Основные возможности управления.....	25
2.2.1.1	Адресация модуля.....	25
2.2.1.2	Программирование прерываний.....	26
2.2.1.3	Идентификация модуля (кода схем матриц FPGA).....	26
2.2.1.4	Перепрограммирование схемы модуля (ISP).....	27
2.2.2	Эксплуатационные ограничения.....	28
3	ТЕХНИЧЕСКОЕ ОБСЛУЖИВАНИЕ.....	29
4	РЕМОНТ.....	30
4.1	ОБЩИЕ ПОЛОЖЕНИЯ.....	30
5	ХРАНЕНИЕ.....	31
5.1	УСЛОВИЯ ХРАНЕНИЯ.....	31
5.1.1	Общие требования.....	31
5.1.2	Требования к помещениям для хранения.....	31
5.2	ПРЕДЕЛЬНЫЕ СРОКИ ХРАНЕНИЯ.....	31
6	ТРАНСПОРТИРОВАНИЕ.....	32
6.1	ОБЩИЕ ТРЕБОВАНИЯ И УСЛОВИЯ.....	32
6.1.1	Транспортная упаковка.....	32
6.1.2	Средства транспортирования.....	32
6.1.3	Климатические условия.....	32
6.2	ТРАНСПОРТНЫЕ ХАРАКТЕРИСТИКИ.....	32
6.2.1	Габаритные размеры.....	32
6.2.2	Масса.....	32

Подп. и дата	
Изн. № дубл.	
Взам. инв. №	
Подп. и дата	
Изн. № подл.	

						ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата			3

6.3	РАЗМЕЩЕНИЕ И КРЕПЛЕНИЕ ТРАНСПОРТНОЙ ТАРЫ	32
7	РАСПАКОВКА	34
7.1	ОБЩИЕ ТРЕБОВАНИЯ И УСЛОВИЯ.....	34
7.1.1	Климатические требования.....	34
7.1.2	Дополнительные требования.....	34
7.1.3	Меры предосторожности	34
7.1.4	Оценка внешнего вида.....	34
8	ГАРАНТИИ ПРОИЗВОДИТЕЛЯ.....	35
8.1	ГАРАНТИЙНЫЕ ОБЯЗАТЕЛЬСТВА	35
8.2	ПРАВО ОГРАНИЧЕНИЯ ОТВЕТСТВЕННОСТИ.....	35
8.3	ГАРАНТИЙНЫЙ СРОК ЭКСПЛУАТАЦИИ	35
8.4	ОГРАНИЧЕНИЕ ГАРАНТИЙНЫХ ОБЯЗАТЕЛЬСТВ.....	35
8.5	ПОРЯДОК ВОЗВРАТА ИЗДЕЛИЙ ДЛЯ ПРОВЕДЕНИЯ РЕМОНТА	35
	ПРИЛОЖЕНИЕ А ПЕРЕЧЕНЬ ПРИНЯТЫХ СОКРАЩЕНИЙ И ОБОЗНАЧЕНИЙ.....	36
	ПРИЛОЖЕНИЕ В ТАБЛИЦЫ КОНТАКТОВ РАЗЪЕМА АТ96 (Х1) МОДУЛЯ.....	38
	ПРИЛОЖЕНИЕ С ТАБЛИЦА КОНТАКТОВ РАЗЪЕМОВ ДЛЯ ВНЕШНИХ ПОДКЛЮЧЕНИЙ МОДУЛЯ.....	40

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	Изн. № подл.	ФАПИ. 421459. 210РЭ				Лист
										4
Изм.	Лист	№ докум.	Подп.	Дата						

Фаствел® приветствует любые предложения и замечания по улучшению данного руководства по эксплуатации, а также объективную информацию о функционировании представленного изделия и встроенного системного программного обеспечения.

Примечание – Необходимо ознакомиться со сведениями общего характера во Введении до начала использования изделия, представленного в данном руководстве по эксплуатации.

Фаствел® не несет никакой ответственности за возможные повреждения и ущерб, обусловленные несоблюдением основных рекомендаций и требований данного руководства по эксплуатации.

Инев. № подл.	Подп. и дата	Взам. инв. №	Инев. № дубл.	Подп. и дата	Инев. № подл.	Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
												6

Настоящее руководство по эксплуатации (далее руководство) предназначено для ознакомления с устройством, принципом работы и основными сведениями, необходимыми для ввода в эксплуатацию, использования по назначению и обслуживания изделия «Модуль дискретного ввода/вывода DIC210» (далее модуль).

Представлены требования правильной и безопасной установки, включения и конфигурирования модуля.

Отражены особенности различных типов подключения сигналов и взаимодействия с модулем дополнительных внешних устройств.

Рассмотрены стандартные порты ввода/вывода и примеры программирования модуля.

Примечание – Перечень принятых сокращений и обозначений, используемых в данном руководстве, представлен в Приложении А.

Информация о видах опасных воздействий, общие требования и требование электростатической безопасности при подготовке модуля к использованию приведены в п.2.1.1 – 2.1.3 руководства.

ВНИМАНИЕ: МОДУЛЬ СОДЕРЖИТ КОМПОНЕНТЫ, ЧУВСТВИТЕЛЬНЫЕ К ЭЛЕКТРОСТАТИЧЕСКОМУ РАЗРЯДУ!

Фаствел® является официальным производителем изделия, представленного в данном руководстве.

ПРОСОФТ® является официальным дистрибьютором Фаствел®.

Варианты исполнения модуля

Модуль имеет следующие варианты исполнения и обозначения (информация для заказа) в каталогах продукции Фаствел® и ПРОСОФТ®:

- **DIC21001**, UNIO96-5-EU, 96 каналов дискретного ввода/вывода (ФАПИ.421459.210);
- **DIC21002**, UNIO48-5-EU, 48 каналов дискретного ввода/вывода (ФАПИ.421459.210-01).

Общая информация о дополнительных принадлежностях для вариантов исполнения модуля представлена в каталогах продукции Фаствел® и ПРОСОФТ®.

Каталог продукции Фаствел® размещен на Web-странице:

<http://www.fastwel.ru/products/catalog/index.htm>.

Каталог продукции Фаствел® размещен также на файл-сервере ПРОСОФТ® по адресу:

<ftp://ftp.prosoft.ru/pub/Hardware/Fastwel/>.

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

					ФАПИ. 421459. 210РЭ		Лист
Изм.	Лист	№ докум.	Подп.	Дата			7

1 ОПИСАНИЕ И РАБОТА

1.1 ОПИСАНИЕ И РАБОТА МОДУЛЯ

1.1.1 Назначение модуля

Модуль выполнен в промышленном стандарте AT96 с типоразмерами 3U, 4HP для конструктива “Евромеханика” (19 дюймов) и предназначен для ввода/вывода 96 или 48 сигналов с логическими уровнями CMOS (далее КПОМ), TTL (далее ТТЛ) или расширения системных ресурсов (например, поддержки дополнительных системных таймеров или ускорения логических и арифметических операций). Модуль аппаратно и программно полностью совместим с модулем дискретного ввода/вывода DIC110, выполненным в стандарте MicroPC.

Модуль также может применяться для сопряжения с дискретными и аналоговыми модулями оптической развязки (оптомодулями), измерения частоты (длительности) и фаз сигналов, выполнения счетно-таймерных операций, ускорения логических и арифметических операций, формирования ШИМ сигналов, преобразования кодов, управления алфавитно-цифровыми индикаторами, формирования временных диаграмм управления и аппаратных прерываний по событиям на входах.

В модуле используются программируемые логические микросхемы (далее матрицы FPGA) и технология In-System Programmable (далее ISP), которые позволяют изменять алгоритм работы модуля непосредственно в системе без выключения питания.

Загрузочные бинарные файлы вариантов схем для матриц FPGA с описаниями и примерами программирования на языке “С” содержатся на CD-ROM (компакт-диске) из комплекта поставки модуля, а также в полном объеме размещены на файл-серверах Фаствел® и ПРОСОФТ®:

<ftp://fastwel.ru/pub/hardware/> и

<ftp://ftp.prosoft.ru/pub/Hardware/Fastwel/>.

Примечание – Загрузочные бинарные файлы представлены “как есть”, соответствуют структуре и регистровой модели модуля, приведенной в прилагаемых описаниях. Соответствующие бинарным файлам исходные схемы не могут быть изменены или дополнены согласно требованиям заказчика.

1.1.2 Технические характеристики

Технические характеристики представлены техническими данными и основными параметрами, необходимыми для правильной технической эксплуатации модуля.

1.1.2.1 Технические данные

Модуль имеет следующие технические данные:

Системная магистраль расширения:

- 16 разрядная системная шина ISA для промышленного стандарта AT96.

Дискретный ввод/вывод:

- 96 (**DIC21001**) или 48 (**DIC21002**) каналов дискретного ввода/вывода с логическими уровнями сигналов (КМОП, ТТЛ);
- 24 канальные (по вводу/выводу) матрицы FPGA (четыре для **DIC21001**, две для **DIC21002**);
- электрически перепрограммируемое постоянное запоминающее устройство (далее EEPROM) для хранения конфигурации схем матриц FPGA;

Подп. и дата	
Изн. № дубл.	
Взам. инв. №	
Подп. и дата	
Изн. № подл.	

						ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата			8

- селектор адреса и контроллер ISP.

Светодиодный индикатор:

- индикация запросов (обращений) по вводу/выводу.

Основные особенности:

- совместимость с дискретными оптомодулями Opto 22® и Grayhill®;
- поддержка аналоговых оптомодулей серий 73G / 73L Grayhill® (без использования ресурсов системы и с возможностью формирования прерываний);
- измерение частоты (до 50 МГц) и фаз сигналов по любому каналу;
- поддержка таймеров/счетчиков импульсов;
- генерация частоты и ШИМ сигналов по любому каналу;
- преобразование кодов по любому каналу;
- управление алфавитно-цифровыми индикаторами;
- формирование временных диаграмм управления (без использования ресурсов системы);
- формирование аппаратных прерываний по событиям на входах;
- программируемый интервал времени устранения дребезга для входов (антидребезг);
- возможность программирования схемы модуля в системе (ISP).

Дополнительные особенности:

- 10 разделяемых линий аппаратных прерываний IRQx (где x = 3, 4, 5, 6, 7, 10, 11, 12, 14, 15);
- одна разделяемая линия запроса канала DMA (DRQ1/DACK1);
- выход IOCHRDY.

Основные возможности управления:

- адресация модуля;
- программирование прерываний;
- идентификация модуля (кода схем матриц FPGA);
- перепрограммирование схемы модуля (ISP).

Условия эксплуатации:

- рабочий диапазон температур – от минус 40 до плюс 85 °С;
- относительная влажность – от 5 до 95 % при плюс 25 °С (без конденсации влаги);
- диапазон температур хранения – от минус 55 до плюс 90 °С.

Механические характеристики:

- вибростойкость, амплитуда ускорения – 5 g;
- устойчивость к одиночным ударам, пиковое ускорение – 100 g;
- устойчивость к многократным ударам, пиковое ускорение – 50 g.

Габаритные размеры (для платы с типоразмерами 100,0 x 160,0 мм), не более:

- 210,0 x 130,5 x 20,32 мм.

Масса, не более:

- 0,140 кг.

Средняя наработка на отказ (MTBF):

- 970000 ч.

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
						9

Примечание – Значения MTBF рассчитаны по модели вычислений Telcordia Issue 1 (методика расчета Method I Case 3) для непрерывной эксплуатации при наземном размещении в условиях, соответствующих климатическому исполнению УХЛ4 по ГОСТ 15150-69, при температуре окружающей среды плюс 30 °С.

1.1.2.2 Основные параметры

Основные параметры, необходимые для правильной технической эксплуатации модуля, представлены в таблице 1.1.

Метрологические параметры каналов дискретного ввода/вывода модуля, работающих в режиме частотного ввода, представлены в таблице 1.2.

Таблица 1.1 – Основные параметры

Устройство	Параметр	Значение
Порты дискретного ввода/вывода	Диапазоны входного напряжения (логические уровни, совместимые с КМОП и ТТЛ), В	0–0,8 (Лог."0"), 2,4–5 (Лог."1")
	Средний входной ток на один канал, мА	0,5
	Диапазоны выходного напряжения (логические уровни, совместимые с КМОП), В	0–0,4 (Лог."0"), 2,4–5 (Лог."1")
	Максимальный выходной ток на один канал (логические уровни, совместимые с КМОП), мА	8
	Максимальный выходной ток на один канал (для оптомодулей), мА	30
	Максимальный выходной ток на один канал (логические уровни, совместимые с ТТЛ), мА	12 (Лог."0", Лог."1")
	Диапазон измерения частоты, МГц	0–50 ¹⁾
	Диапазон формируемых частот, МГц	0–25 ¹⁾
	Время измерения аналогового входа для оптомодулей серий 73G / 73L Grayhill®, мкс	750 / 250
	Время установки аналогового выхода для оптомодулей серий 73G / 73L Grayhill®, мкс	800 / 250
Источник питания (по системной магистрали расширения)	Напряжение питания по постоянному току, В	+ 5 В ± 5 %
	Потребляемый ток, мА, не более	340 ²⁾ (DIC21001), 180 ²⁾ (DIC21002)
¹⁾ Нижнее значение границы параметров зависит от варианта схемы для матриц FPGA и требует уточнения. ²⁾ Без учета токов каналов.		

Име. № подл.	Подп. и дата
Взам. инв. №	Име. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
						10

Таблица 1.2 – Метрологические параметры каналов, работающих в режиме частотного ввода

Тип модуля	Диапазон измерения, МГц	Цена единицы МЗР, Гц	Пределы допускаемой приведенной погрешности, %	
			Основная	В рабочем диапазоне температур
DIC21001, DIC21002	До 50 ¹⁾	1	± 0,0001 ¹⁾	± 0,0001 ¹⁾
¹⁾ Нижнее значение границы параметра зависит от варианта схемы для матриц FPGA и требует уточнения.				

1.2 СОСТАВ МОДУЛЯ

1.2.1 Основные компоненты

1.2.1.1 Расположение основных компонентов

Расположение основных компонентов (в том числе разъемов, переключателей и перемычек модуля) представлено на рисунке 1.1 – верхняя сторона платы (**DIC21001**) и 1.2 – верхняя сторона платы (**DIC21002**). Обозначения разъемов, переключателей и перемычек на рисунках 1.1, 1.2 соответствуют обозначениям на плате модуля:

- разъемы внешних подключений модуля (**J1 – J4**);
- дополнительный технологический разъем для программирования микросхемы CPLD (**J5**);
- разъем AT96 модуля для подключения к внешней системной шине ISA (**X1**);
- движки (**BA[5:0]**) переключателя установки базового адреса (**SW1**);
- движки (**IRQx**, где x = 4, 10, 11, 12, 14, 15) переключателя установки коммутируемой линии прерывания (**SW2**);
- перемычки установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 (**W[22:20], W[25:23], W[28:26], W[31:29]**);
- светодиодный индикатор запросов (обращений) по вводу/выводу (**D1**).

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	Изн. № подл.	ФАПИ. 421459. 210РЭ				Лист
										11
Изм.	Лист	№ докум.	Подп.	Дата						

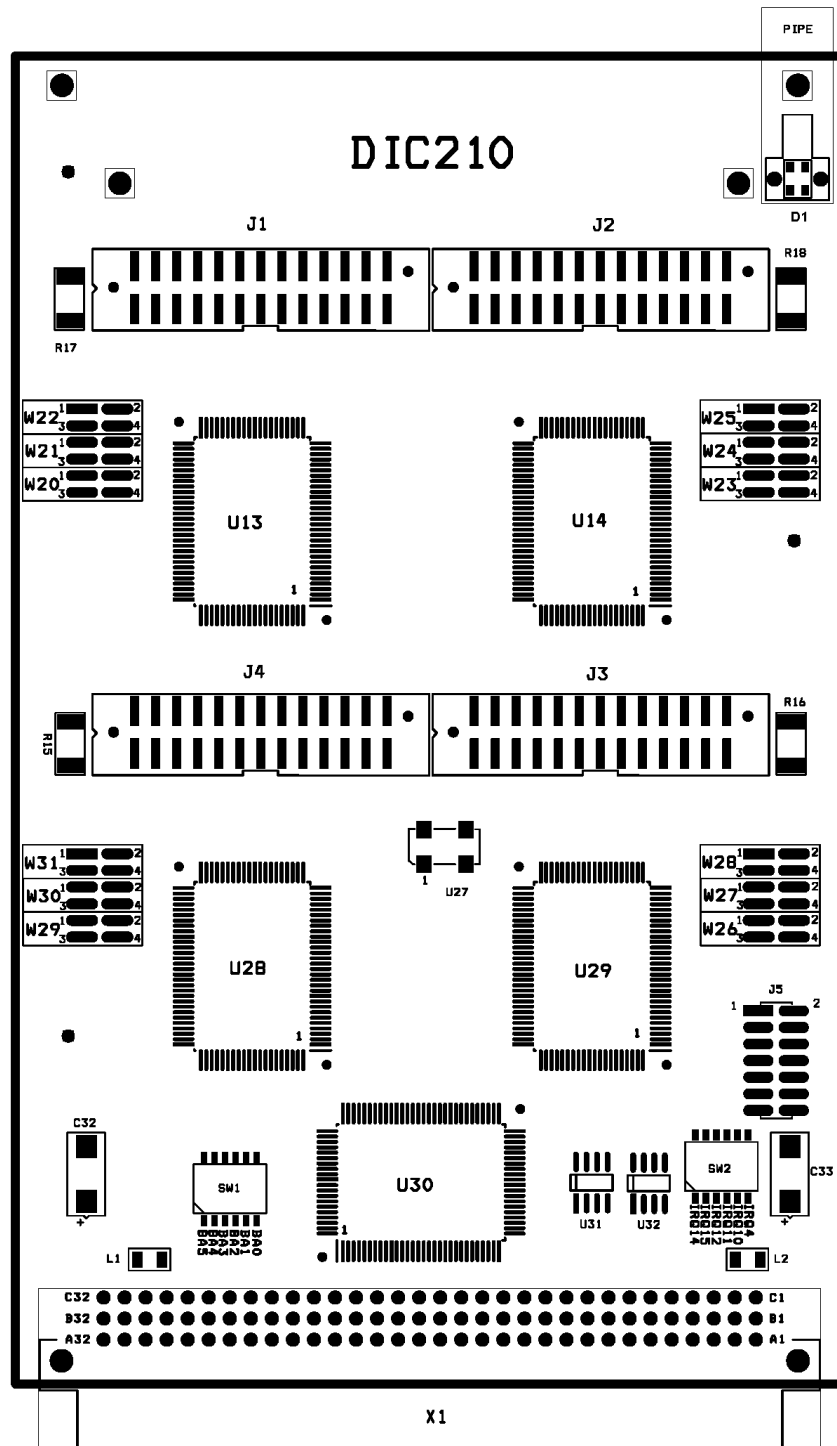


Рисунок 1.1 – Основные компоненты, разъемы, переключатели и перемычки модуля (DIC21001)

Изн. № подл.	Подп. и дата
Взам. инв. №	Изн. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
						12

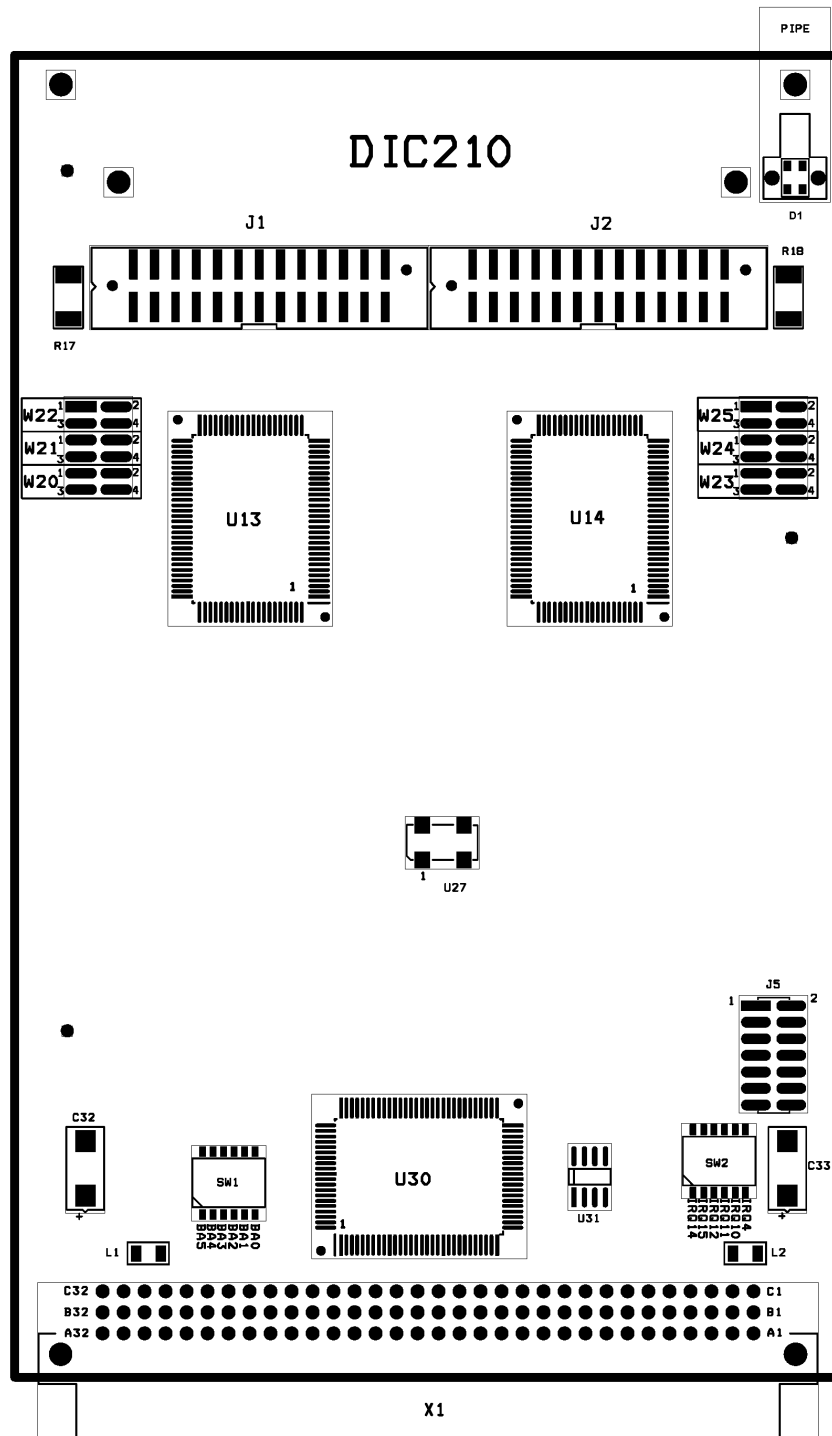


Рисунок 1.2 – Основные компоненты, разъемы, переключатели и перемычки модуля (DIC21002)

1.2.1.2 Перечень основных компонентов

Модуль содержит следующие основные компоненты:

- порты дискретного ввода/вывода;
- светодиодный индикатор.

Изн. № подл.	
Подп. и дата	
Взам. инв. №	
Изн. № дубл.	
Подп. и дата	

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
						13

1.2.2 Конструктивные отличия вариантов исполнения модуля

Модуль аппаратно и программно полностью совместим с модулем дискретного ввода/вывода DIC110, выполненным в стандарте MicroPC.

Конструктивные отличия вариантов исполнения модуля представлены в таблице 1.3.

Таблица 1.3 – Конструктивные отличия вариантов исполнения модуля

Компонент	Сторона размещения на плате	Отличия	
		DIC21001	DIC21002
Разъемы внешних подключений модуля	Верхняя	J1 – J4	J1, J2
Матрицы FPGA		U13, U14, U29, U28	U13, U14
Перемычки установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4		W[22:20], W[25:23], W[28:26], W[31:29]	W[22:20], W[25:23]

1.2.3 Комплект поставки

В комплект поставки входят:

- модуль – 1;
- CD-ROM (далее компакт-диск) с полным набором сервисного программного обеспечения (далее ПО) и комплектом эксплуатационных документов (включая файл руководства) – 1;
- антистатическая упаковка (пакет) – 1;
- потребительская тара (картонная коробка) – 1.

Примечание – Если какой-либо из представленных компонентов комплекта поставки отсутствует или имеет внешние механические повреждения, обратитесь к официальному дистрибьютору Фаствел®, у которого был приобретен данный модуль.

Сохраняйте в первоначальном виде антистатическую упаковку и потребительскую тару модуля до окончания гарантийного срока эксплуатации.

1.2.4 Сервисное ПО и документация

Полный набор сервисного ПО и документации для эксплуатации модуля содержится на компакт-диске в каталоге \files\DIC210\.

Состав сервисного ПО:

- загрузочные бинарные файлы (*.bit) и текстовые файлы описаний (в PDF формате) вариантов схем для матриц FPGA в каталоге \Support\BIT\;
- примеры программирования в каталоге \Support\EXAMP\;
- программы загрузки – без записи в EEPROM (ISL.EXE) и с записью в EEPROM (ISP.EXE) бинарных файлов вариантов схем (*.bit) для матриц FPGA, текстовые файлы описаний (в TXT формате) вариантов использования программ в каталоге \Support\ISP\.

Примечание – Краткое описание всех основных вариантов схем программируемых портов ввода/вывода модуля приведено в файле UNIO_set.pdf в каталоге \Support\BIT\.

Подп. и дата	
Инв. № дубл.	
Взам. инв. №	
Подп. и дата	
Инв. № подл.	

					ФАПИ. 421459. 210РЭ		Лист
Изм.	Лист	№ докум.	Подп.	Дата			14

Состав документации в PDF формате:

- общие технические характеристики и справочная информация в каталоге \files\DIC210\;
- данное руководство в каталоге \DOC\.

Дополняемая и обновляемая информация (сервисное ПО, документация в PDF формате и т.п.) для эксплуатации модуля в полном объеме размещена также на файл-серверах Фаствел® и ПРОСОФТ®:

<ftp://fastwel.ru/pub/hardware/> и

<ftp://ftp.prosoft.ru/pub/Hardware/Fastwel/>.

Примечание – Загрузочные бинарные файлы (*.bit) вариантов схем и их описания представлены “как есть”, а также имеют область применения, оговоренную в прилагаемых описаниях. Соответствующие данным бинарным файлам исходные схемы не могут быть изменены или дополнены согласно требованиям заказчика.

1.3 УСТРОЙСТВО И РАБОТА

1.3.1 Общее функциональное описание

Описание модуля представлено общими сведениями о принципе действия, устройстве, режимах работы и взаимодействии составных частей модуля, аппаратных и программных средствах и особенностях их использования.

Приведена информация о регистровой модели стандартных (независящих от кода схемы) портов ввода/вывода модуля.

1.3.1.1 Порты дискретного ввода/вывода

Модуль имеет порты дискретного ввода/вывода, представленные группой разъемов для внешних подключений (разъемы: IDC J1, J2, J3, J4 (**DIC21001**) и IDC J1, J2 (**DIC21002**), таблица С.1). Каналы портов могут быть сконфигурированы на ввод или вывод (в произвольной комбинации) 96 (**DIC31001**) или 48 (**DIC31002**) дискретных сигналов в зависимости от загружаемого бинарного файла варианта схемы в матрицы FPGA.

В модуле установлены четыре (**DIC21001**) или две (**DIC21002**) 24 канальные (по вводу/выводу) матрицы FPGA, реализованные на программируемых логических микросхемах типа XC5204™ XILINX®.

Используемые микросхемы имеют повышенную нагрузочную способность, что позволяет подключать к модулю такие дополнительные внешние устройства, как произвольные дискретные и аналоговые оптомодули Opto 22® и Grayhill® (включая серии 73G и 73L), а также алфавитно-цифровые индикаторы.

Загрузка рабочей конфигурации схемы в матрицы FPGA производится при включении питания или RESET (аппаратном сигнале «Сброс») модуля из EEPROM. Перепрограммирование EEPROM (с использованием встроенной технологии ISP) непосредственно в системе без выключения питания позволяет изменить вариант загружаемой схемы (код схемы) в матрицы FPGA.

Модуль имеет встроенный селектор адреса и контроллер ISP.

В модуле установлена программируемая логическая микросхема CPLD типа XC9572™ XILINX®. Перепрограммирование матрицы CPLD производится через порт JTAG, выведенный на дополнительный технологический разъем (J5). В микросхеме CPLD реализованы схемы селекторов адреса и прерываний, а также контроллер ISP.

Основные (для правильной технической эксплуатации) и метрологические (для каналов, работающих в режиме частотного ввода) параметры модуля представлены соответственно в таблицах 1.1 и 1.2.

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	Изн. № подл.	ФАПИ. 421459. 210РЭ				Лист
						Изм.	Лист	№ докум.	Подп.	Дата

1.3.2.2 Измерение частоты сигналов

Модуль может быть использован для измерения частоты сигналов. В загрузочных бинарных файлах вариантов базовых схем для матриц FPGA имеются различные типы измерителей частоты, отличающиеся способами измерения (например, усреднением на интервале времени или заполнением эталонной частотой), диапазонами измерения (от 0,001 Гц до 50 МГц), допускаемой приведенной погрешностью каналов, работающих в режиме частотного ввода ($\pm 0,0001\%$), количеством измерителей (например, от 4 до 32 для варианта исполнения *DIC21001*) и т.п. Измерение частоты модулем может производиться по каждому из 96 или 48 каналов дискретного ввода/вывода сигналов. Возможно также формирование прерываний (объединяемых по логическому “и”, “или”) от измерителей частоты как в самом модуле, так и от измерителей частоты других модулей.

1.3.2.3 Таймеры/счетчики импульсов

Модуль может быть использован в качестве таймера для 16 или восьми 16 разрядных таймеров с внешней или внутренней частотой счета (загрузочный бинарный файл варианта схемы “t00” для матриц FPGA) или счетчика импульсов 96 или 48 16 разрядных счетчиков (загрузочный бинарный файл варианта схемы “с00” для матриц FPGA).

1.3.2.4 Генерация ШИМ сигналов и частотный вывод

Модуль может быть использован для генерации сигналов с широтно-импульсной модуляцией (ШИМ) и сигналов заданной частоты (в диапазоне до 25 МГц).

1.3.2.5 Управление индикаторами

Модуль может быть использован для управления жидкокристаллическими, вакуум-флуоресцентными или светодиодными индикаторами с параллельным или последовательным типом интерфейса. Подключение индикаторов к модулю производится через соответствующие интерфейсные платы сопряжения – терминальные платы (например, LCD-IFB, DP-IFB Octagon Systems®).

1.3.2.6 Формирование аппаратных прерываний по событиям на входах

Модуль может быть использован для формирования аппаратных прерываний по событиям (переключениям сигналов типа $1 \rightarrow 0$, $0 \rightarrow 1$; $1 \rightarrow 0 + 0 \rightarrow 1$) на 96 или 48 входах модуля с программируемым интервалом времени устранения дребезга для входов (антидребезгом).

1.3.2.7 Изменение схемы модуля в системе

Использование встроенной технологии ISP позволяет производить быстрое (в течение 10 – 60 с) изменение схемы модуля непосредственно в системе без выключения питания. Изменение рабочей схемы модуля (с записью в EEPROM) осуществляется с использованием программы ISP.EXE, в качестве параметров которой используются базовый адрес модуля и загрузочные бинарные файлы вариантов схем (*.bit) для матриц FPGA. Данный способ позволяет оперативно изменять функциональное назначение модуля в системе.

Примечание – Программы загрузки – без записи в EEPROM (ISL.EXE) и с записью в EEPROM (ISP.EXE) бинарных файлов вариантов схем (*.bit) для матриц FPGA, а также текстовые файлы описаний (в TXT формате) вариантов использования программ содержатся на компакт-диске из комплекта поставки модуля в каталоге \Support\ISP\

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

					ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата		17

1.3.3 Регистры портов ввода/вывода

Управление модулем осуществляется с помощью регистров и через порты ввода/вывода, назначение которых зависит от варианта загружаемого кода схемы в матрицы FPGA1 – FPGA4. Описание регистров стандартных (независящих от кода схемы) портов ввода/вывода представлено при изложении основных возможностей управления модулем в п.2.2.1.

Перечень регистров стандартных портов ввода/вывода модуля:

- регистр прерываний (BA+A00Dh);
- регистр идентификатора кода схемы (BAx+Eh, BAx+Fh).

1.3.4 Системная магистраль расширения

Модуль имеет 16 разрядную системную шину ISA для промышленного стандарта AT96.

Описание контактов разъема AT96 (ряд А, ряд В и ряд С) модуля для подключения к внешней системной шине ISA представлено в Приложении В (таблицы В1, В2, В3) руководства.

1.3.5 Подключение внешних устройств

Модуль имеет разъемы, предназначенные для подключения, управления и взаимодействия с дополнительными внешними устройствами в соответствии с используемым типом подключения для входных/выходных дискретных сигналов и с типовым перечнем, приведенным в п.2.1.8.

Примечание – Таблица описания контактов разъемов для внешних подключений модуля представлена в Приложении С руководства.

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	Изн. № подл.	ФАПИ. 421459. 210РЭ				Лист
						Изм.	Лист	№ докум.	Подп.	Дата

1.4 МАРКИРОВКА

Маркировка модуля и потребительской тары (картонной коробки) выполняется в соответствии с требованиями конструкторской документации.

1.4.1 Маркировка модуля

Маркировка модуля наносится на печатную плату методом шелкографии и содержит следующие обозначения:

- условное наименование (шифр) модуля;
- наименование производителя;
- год начала серийного выпуска;
- десятичный номер печатной платы;
- позиционные обозначения элементов.

Соответствие требованиям контроля качества выполняется посредством лазерной маркировки и наклейки индивидуальной отметки о приемке модуля (стикера) или только посредством наклейки индивидуальных идентификаторов (стикеров) модуля.

Лазерная маркировка контроля качества содержат следующие обозначения:

- штрих-код варианта исполнения модуля;
- штрих-код серийного номера модуля.

Стикеры контроля качества содержат следующие обозначения:

- отметку о приемке модуля;
- штрих-код варианта исполнения модуля;
- штрих-код серийного номера модуля.

1.4.2 Маркировка потребительской тары

Маркировка потребительской тары выполняется посредством наклейки индивидуального идентификатора (стикера) варианта исполнения модуля.

Стикер тары содержит следующие обозначения:

- наименование варианта исполнения модуля;
- обозначение варианта исполнения модуля в каталоге продукции Фаствел®.

1.5 УПАКОВКА

Упаковка модуля выполняется в соответствии с требованиями технологической инструкции.

1.5.1 Использование упаковочного материала и тары

Модуль упаковывается в индивидуальную антистатическую упаковку (пакет) и помещается в отдельную потребительскую тару (картонную коробку).

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

						ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата			19

2 ИСПОЛЬЗОВАНИЕ ПО НАЗНАЧЕНИЮ

2.1 ПОДГОТОВКА МОДУЛЯ К ИСПОЛЬЗОВАНИЮ

2.1.1 Информация о видах опасных воздействий

Модуль конструктивно безопасен для жизни и здоровья человека при использовании в заданных условиях эксплуатации и не содержит источников вредных воздействий.

2.1.2 Общие требования

Перечень требований:

- все монтажные и подготовительные работы с модулем, дополнительными внешними устройствами (в том числе установку, снятие и подключение) производить только при отключенном питании модуля и отсутствии напряжений на разъемах дополнительных внешних устройств, подключаемых к модулю;
- все возможные замены элементов и работы по обслуживанию модуля производить только после отключения от модуля кабеля питания и дополнительных внешних устройств.

ВНИМАНИЕ: НЕОБХОДИМО СТРОГО СОБЛЮДАТЬ ОБЩИЕ ТРЕБОВАНИЯ ПРИ ПОДГОТОВКЕ МОДУЛЯ К ИСПОЛЬЗОВАНИЮ ВО ИЗБЕЖАНИЕ ВЫХОДА МОДУЛЯ ИЗ СТРОЯ!

2.1.3 Требование электростатической безопасности

Все монтажные и подготовительные работы, замены элементов и обслуживание модуля производить только с использованием специальных инструментов и технических приспособлений (например, электростатических браслетов и др.), свободных от статического заряда электричества и свойств намагничивания.

ВНИМАНИЕ: МОДУЛЬ СОДЕРЖИТ КОМПОНЕНТЫ, ЧУВСТВИТЕЛЬНЫЕ К ЭЛЕКТРОСТАТИЧЕСКОМУ РАЗРЯДУ!

2.1.4 Внешний осмотр

До начала эксплуатации модуля необходимо:

- выдержать модуль в упаковке (после транспортирования в зимнее время года в течение четырех часов в помещении) и распаковать;
- произвести внешний осмотр потребительской тары, антистатической упаковки модуля и убедиться в отсутствии механических повреждений отдельных элементов и модуля в целом.

Примечание – Если какой-либо из компонентов комплекта поставки модуля отсутствует или имеет внешние механические повреждения, обратитесь к официальному дистрибьютору Фаствел®, у которого был приобретен данный модуль.

Сохраняйте в первоначальном виде антистатическую упаковку и потребительскую тару модуля до окончания гарантийного срока эксплуатации.

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	Изн. № подл.	ФАПИ. 421459. 210РЭ				Лист
						Изм.	Лист	№ докум.	Подп.	Дата

Начальные установки переключателей и перемычек (по умолчанию) представлены в таблицах 2.1 – 2.3.

Примечание – В таблицах (п.2.1.7, п 2.1.9) приняты следующие обозначения положения движков переключателей и перемычек: “ON” – “Замкнуто”, “OFF” – “Разомкнуто”.

ВНИМАНИЕ: НЕОБХОДИМО УБЕДИТЬСЯ В ПРАВИЛЬНОСТИ УСТАНОВКИ ВСЕХ ГРУПП ПЕРЕКЛЮЧАТЕЛЕЙ И ПЕРЕМЫЧЕК ПЕРЕД ПЕРВЫМ ВКЛЮЧЕНИЕМ МОДУЛЯ!

Переключатель установки базового адреса (SW1)

Таблица 2.1 – Установки переключателя SW1 (по умолчанию)

Базовый адрес (Hex)	SW1-1 (BA5)	SW1-2 (BA4)	SW1-3 (BA3)	SW1-4 (BA2)	SW1-5 (BA1)	SW1-6 (BA0)
150h	OFF	ON	OFF	ON	OFF	ON

Переключатель установки коммутируемой линии прерывания (SW2)

Таблица 2.2 – Установки переключателя SW2 (по умолчанию)

Линия прерывания (IRQx)	SW2-1	SW2-2	SW2-3	SW2-4	SW2-5	SW2-6
IRQ4	OFF	OFF	OFF	OFF	OFF	ON

Перемычки установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 (W[22:20], W[25:23], W[28:26], W[31:29])

Таблица 2.3 – Установки перемычек W[22:20], W[25:23], W[28:26], W[31:29] (по умолчанию)

Сигнал	Каналы FPGA1			Каналы FPGA2		
	0–7	8–15	16–23	0–7	8–15	16–23
+5V	W20 [1–2] ¹⁾	W21 [1–2]	W22 [1–2]	W23 [1–2]	W24 [1–2]	W25 [1–2]
Сигнал	Каналы FPGA3			Каналы FPGA4		
	0–7	8–15	16–23	0–7	8–15	16–23
+5V	W26 [1–2]	W27 [1–2]	W28 [1–2]	W29 [1–2]	W30 [1–2]	W31 [1–2]

¹⁾ Используемые контакты перемычек для установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 к сигналу.

2.1.8 Подключение к модулю

Подключение к модулю дополнительных внешних устройств следует производить только в соответствии с используемым типом подключения для входных/выходных дискретных сигналов и с типовым перечнем, представленным ниже.

Внешние устройства должны иметь интерфейсы со стандартными логическими уровнями КМОП, ТТЛ (за исключением вариантов подключения к модулю входов оптомодулей Opto 22® и Grayhill®).

Все каналы модуля могут быть привязаны (группами по восемь каналов) к уровню сигнала земли («GND») или уровню сигнала напряжения питания («+5V») через резисторы номиналом 10 кОм.

Подключение источников сигналов к разъемам типа IDC J1 – J4 (**DIC21001**) и IDC J1, J2 (**DIC21002**) модуля производится при помощи соединительного кабеля ACS00002 (типа FC26-60 или аналогичного).

Подп. и дата
Име. № дубл.
Взам. инв. №
Подп. и дата
Име. № подл.

					ФАПИ. 421459. 210PЭ		Лист
Изм.	Лист	№ докум.	Подп.	Дата			22

Для подключения источников сигналов к модулю под “винт” или “пружинный зажим” могут использоваться терминальные платы, например:

- STB-26, TBD-100, LCD-IFB, DP-IFB (Octagon Systems®);
- TIB965 Фаствел®;

или терминальные платы с опторазвязкой, например:

- MPB-xx (Octagon Systems®)
(при установке совместно с оптомодулями Opto 22® и Grayhill®);
- TIB960/961/962 (Фаствел®)
(при установке совместно с оптомодулями серий 70L / 73L Grayhill®);
- DIB912/913/915 (Фаствел®).

Общая информация о дополнительных принадлежностях для вариантов исполнения модуля представлена в каталогах продукции Фаствел® и ПРОСОФТ®.

Каталог продукции Фаствел® размещен на Web-странице:

<http://www.fastwel.ru/products/catalog/index.htm>.

Каталог продукции Фаствел® размещен также на файл-сервере ПРОСОФТ® по адресу:

<ftp://ftp.prosoft.ru/pub/Hardware/Fastwel/>.

2.1.9 Конфигурирование модуля

Конфигурирование модуля предусматривает самостоятельную установку переключателей и перемычек пользователем.

Правильная установка всех групп переключателей и перемычек необходима для корректной и безопасной эксплуатации модуля. Общее описание установок переключателей и перемычек представлено ниже.

ВНИМАНИЕ: НЕОБХОДИМО УБЕДИТЬСЯ В ПРАВИЛЬНОСТИ УСТАНОВКИ ВСЕХ ГРУПП ПЕРЕКЛЮЧАТЕЛЕЙ И ПЕРЕМЫЧЕК ПЕРЕД ПЕРВЫМ ВКЛЮЧЕНИЕМ МОДУЛЯ!

2.1.9.1 Переключатель установки базового адреса (SW1)

Движки BA[5:0] переключателя SW1 предназначены для установки базового адреса (BA) модуля или сегмента адреса SA[9:4] в области ввода/вывода (I/O), по которому модуль будет доступен системе. При совпадении состояний разрядов адресов SA[9:4] и BA[5:0] в циклах записи/чтения в области I/O, происходит обращение к модулю и кратковременное включение светодиода индикации запросов (обращений).

Таблица 2.4 – Установки переключателя SW1

Базовый адрес (Hex)	SW1-1 (BA5)	SW1-2 (BA4)	SW1-3 (BA3)	SW1-4 (BA2)	SW1-5 (BA1)	SW1-6 (BA0)
000h	OFF	OFF	OFF	OFF	OFF	OFF
010h	OFF	OFF	OFF	OFF	OFF	ON
...
100h	OFF	ON	OFF	OFF	OFF	OFF
110h	OFF	ON	OFF	OFF	OFF	ON
...

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	Лист	ФАПИ. 421459. 210РЭ				
						Изм.	Лист	№ докум.	Подп.	Дата

Продолжение таблицы 2.4.

Базовый адрес (Hex)	SW1-1 (BA5)	SW1-2 (BA4)	SW1-3 (BA3)	SW1-4 (BA2)	SW1-5 (BA1)	SW1-6 (BA0)
150h	OFF	ON	OFF	ON	OFF	ON
...
200h	ON	OFF	OFF	OFF	OFF	OFF
...
3E0h	ON	ON	ON	ON	ON	OFF
3F0h	ON	ON	ON	ON	ON	ON

ВНИМАНИЕ: НЕПРАВИЛЬНАЯ УСТАНОВКА БАЗОВОГО АДРЕСА МОЖЕТ СТАТЬ ПРИЧИНОЙ КОНФЛИКТОВ ПРИ РАБОТЕ МОДУЛЯ С ОБОРУДОВАНИЕМ СИСТЕМЫ. ПЕРЕД ПЕРВЫМ ВКЛЮЧЕНИЕМ МОДУЛЯ НЕОБХОДИМО УБЕДИТЬСЯ В ТОМ, ЧТО УСТАНОВЛЕННЫЙ БАЗОВЫЙ АДРЕС НЕ ИСПОЛЬЗУЕТСЯ В СИСТЕМЕ!

2.1.9.2 Переключатель установки коммутируемой линии прерывания (SW2)

Движки IRQx (где x = 4, 10, 11, 12, 14, 15) переключателя SW2 предназначены для установки коммутируемой линии прерывания. Модуль может использовать 10 разделяемых (только для модуля) линий аппаратных прерываний.

Способ объединения прерываний от матриц FPGA1, FPGA2, FPGA3, FPGA4 (по логическому "и", "или") и номер линии прерывания (IRQ3 – IRQ7) задается программно и представлен при изложении основных возможностей управления модулем в п.2.2.1. При этом способ формирования прерываний в каждой из матриц FPGA зависит от варианта схемы (кода схемы), загруженного в данную матрицу.

Линии прерываний IRQ3, IRQ5 – IRQ7 выдаются на разъем AT96 без коммутации, а линии прерываний IRQ4, IRQ10 – IRQ12, IRQ14, IRQ15 коммутируются на разъем AT96 при помощи переключателя SW2.

Примечание – В исходном состоянии после включения питания и RESET (аппаратного сигнала «Сброс») модуля установка линий прерываний не используются.

Таблица 2.5 – Установки переключателя SW2

Линия прерывания (IRQx)	SW2-1	SW2-2	SW2-3	SW2-4	SW2-5	SW2-6
IRQ14	ON	OFF	OFF	OFF	OFF	OFF
IRQ15	OFF	ON	OFF	OFF	OFF	OFF
IRQ12	OFF	OFF	ON	OFF	OFF	OFF
IRQ11	OFF	OFF	OFF	ON	OFF	OFF
IRQ10	OFF	OFF	OFF	OFF	ON	OFF
IRQ4	OFF	OFF	OFF	OFF	OFF	ON

2.1.9.3 Перемычки установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 (W[22:20], W[25:23], W[28:26], W[31:29])

Перемычки W[22:20], W[25:23], W[28:26], W[31:29] предназначены для установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 (группами по восемь каналов) к уровню сигнала земли («GND») или уровню сигнала напряжения питания («+5V») через резисторы номиналом 10 кОм.

Подп. и дата
Изн. № дубл.
Взам. инв. №
Подп. и дата
Изн. № подл.

						ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата			24

Таблица 2.6 – Установки перемычек W[22:20], W[25:23], W[28:26], W[31:29]

Сигнал	Каналы FPGA1			Каналы FPGA2		
	0–7	8–15	16–23	0–7	8–15	16–23
+5V	W20 [1–2] ¹⁾	W21 [1–2]	W22 [1–2]	W23 [1–2]	W24 [1–2]	W25 [1–2]
GND	W20 [3–4]	W21 [3–4]	W22 [3–4]	W23 [3–4]	W24 [3–4]	W25 [3–4]
Сигнал	Каналы FPGA3			Каналы FPGA4		
	0–7	8–15	16–23	0–7	8–15	16–23
+5V	W26 [1–2]	W27 [1–2]	W28 [1–2]	W29 [1–2]	W30 [1–2]	W31 [1–2]
GND	W26 [3–4]	W27 [3–4]	W28 [3–4]	W29 [3–4]	W30 [3–4]	W31 [3–4]

¹⁾ Используемые контакты перемычек для установки привязки каналов ввода/вывода матриц FPGA1, FPGA2, FPGA3, FPGA4 к сигналу.

2.1.10 Установка линии запроса канала DMA и выхода IOCHRDY

Модуль может использовать одну разделяемую (только для модуля) линию запроса канала DMA (DRQ1/DACK1) и линию (выход) IOCHRDY. При этом способ формирования сигналов зависит от используемого варианта схемы (кода схемы), загруженного в матрицы FPGA.

Примечание – В исходном состоянии после включения питания и RESET (аппаратного сигнала «Сброс») модуля линия запроса канала DMA и выход IOCHRDY не используются.

2.2 ИСПОЛЬЗОВАНИЕ МОДУЛЯ

2.2.1 Основные возможности управления

Управление модулем осуществляется с помощью регистров и через порты ввода/вывода, назначение которых зависит от варианта загружаемой схемы (кода схемы) в матрицы FPGA1 – FPGA4. Ниже представлено описание регистров только *стандартных* (независящих от кода схемы) портов ввода/вывода модуля. Описание остальных портов приведено в текстовых файлах описаний (в PDF формате) вариантов загружаемых схем (кодов схем) на компакт-диске из комплекта поставки модуля в каталоге \Support\BIT\, а также в полном объеме размещено на файл-серверах Фаствел® и ПРОСОФТ®:

<ftp://fastwel.ru/pub/hardware/> и

<ftp://ftp.prosoft.ru/pub/Hardware/Fastwel/>.

Перечень регистров стандартных портов ввода/вывода модуля:

- регистр прерываний (BA+A00Dh);
- регистр идентификатора кода схемы (BAx+Eh, BAx+Fh).

2.2.1.1 Адресация модуля

Модуль использует расширенную адресацию и производит дешифрирование 16 разрядных адресов системной шины ISA (SA15 – SA0).

Обращение к модулю происходит при совпадении базового адреса (BA) модуля (BA задается установкой движков BA[5:0] переключателя SW1) с разрядами адресов SA[9:4] в области I/O (при состоянии разрядов SA[15:12] = Ah). Порты каждой матрицы FPGA1 – FPGA4 занимают 16 байт в области I/O и имеют адреса (относительно BA), представленные в таблице 2.7.

Подп. и дата	
Инв. № дубл.	
Взам. инв. №	
Подп. и дата	
Инв. № подл.	

					ФАПИ. 421459. 210РЭ		Лист
Изм.	Лист	№ докум.	Подп.	Дата			25

Таблица 2.7 – Адреса портов матриц FPGA1 – FPGA4 (относительно ВА)

FPGA1	FPGA2	FPGA3	FPGA4
BA+A000h	BA+A400h	BA+A800h	BA+AC00h

2.2.1.2 Программирование прерываний

Линия разделяемых прерываний и способ объединения прерываний матриц FPGA1 – FPGA4 устанавливаются через восьмиразрядный (далее байтовый) порт с адресом **BA+A00Dh** (в матрице FPGA1 для всех вариантов исполнения модуля).

Примечание – В исходном состоянии после включения питания и RESET (аппаратного сигнала «Сброс») модуля установка линий прерываний не используется.

Регистр прерываний доступен по записи через байтовый порт с адресом BA+A00Dh.

Назначение разрядов регистра для порта с адресом BA+A00Dh представлено в таблице 2.8.

Таблица 2.8 – Порт (BA+A00Dh) по записи

Разряд	Обозначение	Назначение
D0–D2	LN[2:0]	Код линии прерывания (IRQ3 – IRQ7): подключение линии прерывания осуществляется записью кода номера линии IRQ3 – IRQ7 (для линий IRQ4, IRQ10 – IRQ12, IRQ14, IRQ15 должен быть записан код LN[2:0] = 4 и установлен соответствующий движок IRQx (где x = 4, 10, 11, 12, 14, 15) переключателя SW2 установки коммутируемой линии прерывания)
D3	–	Резервный разряд (не используется)
D4–D6	FPG[4:2]	Использование прерываний матриц FPGA2 – FPGA4: установка разряда FPGx (где x = 2, 3, 4) разрешает использование прерывания от соответствующей матрицы в общем прерывании модуля
D7	&INT	Объединение прерываний матриц FPGA1 – FPGA4: установка разряда разрешает формирование общего прерывания модуля при объединении прерываний (по логическому “и”) от всех матриц; сброс разряда разрешает формирование общего прерывания модуля при объединении прерываний (по логическому “или”) от всех матриц
<p>Примечание – Здесь и далее в таблицах назначения разрядов регистров портов меньшему номеру разряда соответствует меньшее значение индекса в обозначении, символ «–» соответствует неиспользуемым резервным разрядам порта.</p>		

Пример программирования подключения общего прерывания модуля к линии IRQ3 при объединении прерываний (по логическому “и”) от всех матриц FPGA на языке “С” имеет следующий вид:

```
outportb (BA+0xA00D, 0xF3); // IRQ3, все прерывания по "и"
```

2.2.1.3 Идентификация модуля (кода схем матриц FPGA)

Каждая из матриц FPGA1 – FPGA4 имеет собственный идентификатор, который совпадает с кодом схемы (например, “с00”, “п00”, “х00” и т.п.), загруженной в соответствующую матрицу. Идентификатор может быть считан через байтовые порты с адресами **BAx+Exh**, **BAx+Fh** (где BAx – базовый адрес матрицы FPGAx, а x = 1 – 4).

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
						26

Примечание – Модуль поставляется с рабочим кодом схемы “g00” по умолчанию.

Отдельные варианты загружаемых схем в матрицы FPGA могут не иметь собственного идентификатора (оговаривается дополнительно в соответствующих текстовых файлах описаний вариантов загружаемых схем).

Регистр идентификатора кода схемы доступен по чтению через байтовые порты с адресами BAx+Eh, BAx+Fh.

Назначение разрядов регистра для портов с адресами BAx+Eh, BAx+Fh представлено в таблицах 2.9, 2.10.

Таблица 2.9 – Порт (BAx+Eh) по чтению

Разряд	Обозначение	Назначение
D0–D7	'a ... z'	ASCII код латинских прописных букв от “a” до “z” ¹⁾
¹⁾ Буква идентификатора (условное обозначение типа схемы): “с” - счетчики, “f” – измерители частоты, “g” – генераторы сигналов, “t” – таймеры, “x” – специальные заказные варианты схем.		

Таблица 2.10 – Порт (BAx+Fh) по чтению

Разряд	Обозначение	Назначение
D0–D7	SN[7:0]	Код номера схемы от “0” до “255” ¹⁾
¹⁾ Цифры идентификатора (порядковый номер типа схемы).		

Пример программирования для считывания идентификаторов матриц FPGA1 – FPGA4 модуля на языке “C” имеет следующий вид:

```
printf ("Read schematic codes DIC210: \n");
for (i=1, ba=BA+0xA00E; i<5; i++, ba+=0x0400) {
c=inportb (ba);
if (c<'a' || c>'z') {
printf ("FPGA%d code: unknown\n");
continue;
}
printf ("FPGA%d code: %1s%d\n", i, &c, inportb (ba+1));
}
```

2.2.1.4 Перепрограммирование схемы модуля (ISP)

В модуле используются технология ISP (In-System Programmable), которая позволяет (в случае необходимости) изменять алгоритм работы модуля непосредственно в системе без выключения питания (осуществляется посредством загрузки бинарного файла варианта схемы, обеспечивающей требуемый алгоритм работы модуля).

Перепрограммирование схемы модуля осуществляется с использованием программ, содержащихся на компакт-диске из комплекта поставки модуля в каталоге \Support\ISP\:

- ISP.EXE – программа загрузки бинарных файлов вариантов схем (*.bit) для матриц FPGA с записью в EEPROM;

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

- ISL.EXE – программа загрузки бинарных файлов вариантов схем (*.bit) для матриц FPGA без записи в EEPROM (выполняется до момента выключения питания и RESET (аппаратного сигнала «Сброс») модуля).

Эти программы также могут быть использованы для чтения идентификаторов модуля (кодов схем матриц FPGA).

Для перепрограммирования схемы модуля необходимо запустить соответствующую программу, указав значение базового адреса (BA) модуля в шестнадцатеричном виде и коды схем для каждой из используемых матриц FPGA1 – FPGA4 в отдельности.

Например, для записи схем с кодами “n00”, “g01”, “t00”, “f00” в матрицы FPGA1 – FPGA4 для варианта исполнения модуля **DIC21001** необходимо задать команду:

ISP 110 n00 g01 t00 f00

Для временной загрузки схем (без записи в EEPROM) с кодами “n00”, “n00” в матрицы FPGA1, FPGA2 для варианта исполнения модуля **DIC21002** необходимо задать команду:

ISL 2F0 n00 n00

Для чтения идентификаторов модуля (кодов схем матриц FPGA) необходимо задать команду:

ISP 1F0

Примечание – Файлы вариантов схем для матриц FPGA с описаниями и примерами программирования на языке “С” содержатся на компакт-диске из комплекта поставки модуля, а также в полном объеме размещены на файл-серверах Фаствел® и ПРОСОФТ®:

<ftp://fastwel.ru/pub/hardware/> и

<ftp://ftp.prosoft.ru/pub/Hardware/Fastwel/>.

2.2.2 Эксплуатационные ограничения

Модуль не предъявляет особых требований и эксплуатационных ограничений при работе (подключении и взаимодействии) с внешними устройствами.

Для обеспечения корректной работы подключение к модулю дополнительных внешних устройств следует производить только в соответствии с используемым типом подключения для входных/выходных дискретных сигналов и с типовым перечнем, приведенным в п.2.1.8.

ВНИМАНИЕ: НЕОБХОДИМО СТРОГО СОБЛЮДАТЬ ОБЩИЕ ТРЕБОВАНИЯ ПРИ РАБОТЕ С МОДУЛЕМ ВО ИЗБЕЖАНИЕ НАРУШЕНИЯ ЕГО РАБОТОСПОСОБНОСТИ И ВЫХОДА ИЗ СТРОЯ!

Изн.	Лист	№ докум.	Подп.	Дата	Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	ФАПИ. 421459. 210РЭ Лист 28

4 РЕМОНТ

4.1 ОБЩИЕ ПОЛОЖЕНИЯ

Ремонт модуля должен осуществляться только в Сервисных центрах Фаствел® или в уполномоченных Фаствел® Сервисных центрах ПРОСОФТ®.

Основные положения и основания для проведения ремонта изложены в Разделе 8 руководства.

ВНИМАНИЕ: ЗАПРЕЩАЕТСЯ САМОСТОЯТЕЛЬНО ПРОИЗВОДИТЬ РЕМОНТ МОДУЛЯ!

Изн.	Лист	№ докум.	Подп.	Дата	Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	ФАПИ. 421459. 210РЭ	Лист
											30

5 ХРАНЕНИЕ

5.1 УСЛОВИЯ ХРАНЕНИЯ

5.1.1 Общие требования

Модуль должен храниться в индивидуальной антистатической упаковке (пакете) в потребительской таре (коробке) производителя или находиться в составе используемой системы в закрытом и вентилируемом помещении при температуре окружающего воздуха от минус 55 до плюс 90 °С и относительной влажности не более 95 % (без конденсации влаги).

5.1.2 Требования к помещениям для хранения

Наличие в воздухе паров кислот, щелочей, газов или других химически активных веществ и агрессивных примесей в складских помещениях для хранения не допускается.

5.2 ПРЕДЕЛЬНЫЕ СРОКИ ХРАНЕНИЯ

Срок хранения модулей не должен превышать 12 месяцев.

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата	ФАПИ. 421459. 210РЭ	Лист
						31
Изм.	Лист	№ докум.	Подп.	Дата		

6 ТРАНСПОРТИРОВАНИЕ

6.1 ОБЩИЕ ТРЕБОВАНИЯ И УСЛОВИЯ

6.1.1 Транспортная упаковка

Модуль должен транспортироваться в отдельной упаковке (таре) производителя, состоящей из индивидуального антистатического пакета и картонной коробки.

Допускается транспортирование модулей, упакованных в индивидуальные антистатические пакеты, в групповой упаковке (таре) производителя.

Упаковка должна обеспечивать целостность и работоспособность модуля после транспортирования.

ВНИМАНИЕ: ПРИ ТРАНСПОРТИРОВАНИИ ДОЛЖНА БЫТЬ ОБЕСПЕЧЕНА ЗАЩИТА ТРАНСПОРТНОЙ УПАКОВКИ МОДУЛЯ ОТ ПРЯМОГО ПОПАДАНИЯ АТМОСФЕРНЫХ ОСАДКОВ!

6.1.2 Средства транспортирования

Транспортирование модулей допускается автомобильным и железнодорожным видами транспорта без ограничений по скорости движения на любые расстояния.

Транспортирование модулей авиационным транспортом допускается в отапливаемых и герметизированных отсеках на любые расстояния.

6.1.3 Климатические условия

Транспортирование модулей представленными выше видами транспорта допускается при следующих климатических условиях:

- температура окружающего воздуха от минус 50 до плюс 60 °С;
- относительная влажность не более 95 % при температуре до плюс 30 °С;
- атмосферное давление от 84 до 107 кПа (от 630 до 800 мм рт. ст.).

6.2 ТРАНСПОРТНЫЕ ХАРАКТЕРИСТИКИ

6.2.1 Габаритные размеры

Габаритные размеры транспортной тары, не более: 235 x 155 x 45 мм.

6.2.2 Масса

Масса транспортной тары (брутто), не более: 0,250 кг.

6.3 РАЗМЕЩЕНИЕ И КРЕПЛЕНИЕ ТРАНСПОРТНОЙ ТАРЫ

Размещение и крепление транспортной тары должны обеспечивать устойчивость ее положения, исключать смещения и удары при транспортировании.

Подп. и дата
Инв. № дубл.
Взам. инв. №
Подп. и дата
Инв. № подл.

										ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата							32

ВНИМАНИЕ: ПРИ ТРАНСПОРТИРОВАНИИ НЕ ДОЛЖНЫ ДОПУСКАТЬСЯ ТОЛЧКИ, ПАДЕНИЯ И УДАРЫ, КОТОРЫЕ МОГУТ ОТРАЗИТЬСЯ НА СОХРАННОСТИ И РАБОТОСПОСОБНОСТИ МОДУЛЯ!

Инев. № подл.	Подп. и дата	Взам. инв. №	Инев. № дубл.	Подп. и дата	Инев. № подл.	Лист	33

7 РАСПАКОВКА

7.1 ОБЩИЕ ТРЕБОВАНИЯ И УСЛОВИЯ

7.1.1 Климатические требования

Распаковка модуля должна производиться только в помещении при температуре окружающего воздуха не ниже плюс 15 °С и относительной влажности не более 70 %.

7.1.2 Дополнительные требования

Распаковку модуля, находившегося при температуре окружающего воздуха ниже 0 °С, необходимо производить только в отапливаемом помещении, предварительно выдержав модуль в нормальных условиях в течение 24 часов.

ВНИМАНИЕ: ЗАПРЕЩАЕТСЯ РАЗМЕЩЕНИЕ УПАКОВАННЫХ МОДУЛЕЙ ВБЛИЗИ ИСТОЧНИКА ТЕПЛА!

7.1.3 Меры предосторожности

При распаковке модуля необходимо соблюдать все меры предосторожности, обеспечивающие его сохранность и товарный вид потребительской тары производителя.

7.1.4 Оценка внешнего вида

При распаковке необходимо проверить модуль на отсутствие внешних механических повреждений после транспортирования.

Примечание – Если какой-либо из компонентов комплекта поставки отсутствует или имеет внешние механические повреждения, обратитесь к официальному дистрибьютору Фаствел®, у которого был приобретен данный модуль.

Сохраняйте в первоначальном виде антистатическую упаковку (пакет) и потребительскую тару (коробку) модуля до окончания гарантийного срока эксплуатации.

Подп. и дата	
Инв. № дубл.	
Взам. инв. №	
Подп. и дата	
Инв. № подл.	

										ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата							34

8 ГАРАНТИИ ПРОИЗВОДИТЕЛЯ

8.1 ГАРАНТИЙНЫЕ ОБЯЗАТЕЛЬСТВА

Фаствел® гарантирует, что в поставляемых ей технических средствах не проявятся дефекты изготовления и примененных материалов при соблюдении норм эксплуатации и обслуживания в течение установленного на данный момент гарантийного срока эксплуатации. Обязательство Фаствел® по этой гарантии состоит в бесплатном ремонте или замене любого дефектного электронного компонента, входящего в состав возвращенного изделия.

Продукция, вышедшая из строя по вине Фаствел® в течение гарантийного срока эксплуатации, будет отремонтирована бесплатно. В иных случаях клиенту будет выставлен счет из расчета текущих ставок оплаты труда и стоимости расходных материалов.

8.2 ПРАВО ОГРАНИЧЕНИЯ ОТВЕТСТВЕННОСТИ

Фаствел® не несет никакой ответственности за ущерб, причиненный имуществу клиента вследствие отказа изделия Фаствел® в ходе его эксплуатации на протяжении всего срока службы изделия.

8.3 ГАРАНТИЙНЫЙ СРОК ЭКСПЛУАТАЦИИ

Гарантийный срок эксплуатации изделий фирмы Фаствел® составляет 36 месяцев со дня продажи.

8.4 ОГРАНИЧЕНИЕ ГАРАНТИЙНЫХ ОБЯЗАТЕЛЬСТВ

Вышеобъявленные гарантийные обязательства не распространяются:

- на изделия (включая ПО), которые ремонтировались или в которые были внесены изменения персоналом, не представляющим Фаствел®. Исключение составляют случаи, когда клиент произвел ремонт или внес изменения в изделия строго в соответствии с инструкциями, предварительно согласованными и утвержденными Фаствел® в письменной форме;
- на изделия, вышедшие из строя из-за недопустимого изменения (на противоположный) знака полярности источника питания, неправильной эксплуатации, хранения, установки или несчастного случая.

8.5 ПОРЯДОК ВОЗВРАТА ИЗДЕЛИЙ ДЛЯ ПРОВЕДЕНИЯ РЕМОНТА

Последовательность действий при возврате изделий Фаствел®:

- обратиться к официальному дистрибьютору Фаствел® или к любому официальному дилеру ПРОСОФТ® за разрешением на возврат изделия;
- приложить к возвращаемому изделию акт установления неисправности по форме, принятой у клиента, с указанием перечня обстоятельств и признаков неисправности;
- поместить изделие в потребительскую тару (антистатическую упаковку (пакет) и картонную тару (коробку)), в которой изделие находилось при поставке клиенту. При отсутствии антистатической упаковки клиент лишается права на гарантийное обслуживание в одностороннем порядке;
- все расходы по доставке изделия в ПРОСОФТ® или к любому официальному дилеру ПРОСОФТ® возлагаются на клиента.

Подп. и дата	
Инв. № дубл.	
Взам. инв. №	
Подп. и дата	
Инв. № подл.	

						ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата			35

ПРИЛОЖЕНИЕ А (справочное)

Перечень принятых сокращений и обозначений

др. – другие;

КМОП – технология изготовления цифровых микросхем с малым энергопотреблением;

Лог. “0” – состояние логического нуля;

Лог. “1” – состояние логической единицы;

МЗР – младший значащий разряд;

Модуль – модуль дискретного ввода/вывода DIC210;

п. – обозначение пункта или подпункта (из контекста);

ПО – программное обеспечение;

ПРОСОФТ® – компания «ПРОСОФТ», официальный дистрибьютор «ООО ФАСТВЕЛ»;

Руководство – руководство по эксплуатации;

т.п. – тому подобные;

ТТЛ – тип транзисторно-транзисторной логики (логической схемы);

Фаствел® – фирма-производитель «ООО ФАСТВЕЛ»;

ШИМ – широтно-импульсная модуляция;

AT96 – промышленный стандарт 16 разрядной системной магистрали расширения (шины) ISA для конструктива “Евромеханика” (19 дюймов);

BA – базовый адрес пространства ввода/вывода;

CD-ROM – компакт-диск;

CPLD – спецификация программируемой логической микросхемы;

DACK – внутренняя линия цифро-аналогового преобразования;

DMA – прямой доступ к памяти;

DRQ – линия запроса прерывания DMA;

EEPROM – электрически перепрограммируемое постоянное запоминающее устройство;

E-mail – адрес электронной почты;

FPGA – программируемая логическая матрица;

HP – условная единица измерения типоразмера ширины модуля (1HP = 5,08 мм) для конструктива “Евромеханика” (19 дюймов);

I/O – область адресов ввода/вывода;

IRQ – линия запроса аппаратного прерывания;

ISA – стандарт системной шины для IBM® PC совместимых персональных компьютеров и устройств;

ISP – технология перепрограммирования алгоритма работы модуля;

MicroPC – стандарт исполнения для встраиваемых персональных компьютеров и систем;

MTBF – среднее время между отказами;

OFF – положение движков переключателей и перемычек “Разомкнуто”;

ON – положение движков переключателей и перемычек “Замкнуто”;

Подп. и дата	
Име. № дубл.	
Взам. инв. №	
Подп. и дата	
Име. № подл.	

						ФАПИ. 421459. 210РЭ	Лист
Изм.	Лист	№ докум.	Подп.	Дата			36

RESET – аппаратный сигнал «Сброс»;

U – условная единица измерения типоразмера высоты модуля (1U = 44,45 мм) для конструктива “Евромеханика” (19 дюймов);

Web – веб-сайт / страница сети Интернет.

Инев. № подл.	Подп. и дата	Взам. инв. №	Инев. № дубл.	Подп. и дата	Инев. № подл.	Подп. и дата	Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
													37

ПРИЛОЖЕНИЕ В
(обязательное)

Таблицы контактов разъема АТ96 (Х1) модуля

Таблица В.1 – Контакты разъема АТ96 (ряд А)

Контакт	Сигнал	Состояние	Контакт	Сигнал	Состояние
A1	GND	Вх.	A17 ¹⁾	DACK1*	Вх.
A2	RESET	Вх.	A18 ¹⁾	DRQ1	Вых.(н.с.)
A3	+5V	Вх.	A19	REFRESH*	–
A4	IRQ9	–	A20	BCLK	–
A5	-5V	–	A21	IRQ7	Вых.(н.с.)
A6	DRQ2	–	A22	IRQ6	Вых.(н.с.)
A7	-12V	–	A23	IRQ5	Вых.(н.с.)
A8	0WS*	–	A24	IRQ4	Вых.(н.с.)
A9	+12V	–	A25	IRQ3	Вых.(н.с.)
A10	AGND	–	A26	DACK2*	–
A11	SMEMW*	Вх.	A27	TC	–
A12	SMEMR*	Вх.	A28	BALE	–
A13	IOW*	Вх.	A29	+5V	Вх.
A14	IOR*	Вх.	A30	OSC	–
A15	DACK3*	–	A31	GND	Вх.
A16	DRQ3	–	A32	DRQ7	–

¹⁾ Разомкнут при поставке.

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ		Лист
							38

Таблица В.2 – Контакты разъема АТ96 (ряд В)

Контакт	Сигнал	Состояние	Контакт	Сигнал	Состояние
B1	SBHE*	–	B17	MEMR*	–
B2	MEMCS16*	–	B18	DRQ0	–
B3	SA23	–	B19	MEMW*	–
B4	IOCS16*	–	B20	DACK5*	–
B5	SA22	–	B21	SD8	–
B6	IRQ10	Вых.(н.с.)	B22	DRQ5	–
B7	SA21	–	B23	SD9	–
B8	IRQ11	Вых.(н.с.)	B24	DACK6*	–
B9	S20	–	B25	SD10	–
B10	IRQ12	Вых.(н.с.)	B26	DRQ6	–
B11	UBATT	–	B27	SD11	–
B12	IRQ15	Вых.(н.с.)	B28	SD12	–
B13	–	–	B29	SD13	–
B14	IRQ14	Вых.(н.с.)	B30	SD14	–
B15	–	–	B31	SD15	–
B16	DACK08	–	B32	MASTER*	–

Таблица В.3 – Контакты разъема АТ96 (ряд С)

Контакт	Сигнал	Состояние	Контакт	Сигнал	Состояние
C1	IOCHK*	–	C17	SA14	Вх.
C2	SD7	Вх. / Вых.	C18	SA13	Вх.
C3	SD6	Вх. / Вых.	C19	SA12	Вх.
C4	SD5	Вх. / Вых.	C20	SA11	Вх.
C5	SD4	Вх. / Вых.	C21	SA10	Вх.
C6	SD3	Вх. / Вых.	C22	SA9	Вх.
C7	SD2	Вх. / Вых.	C23	SA8	Вх.
C8	SD1	Вх. / Вых.	C24	SA7	Вх.
C9	SD0	Вх. / Вых.	C25	SA6	Вх.
C10	IOCHRDY	Вых.(н.с.)	C26	SA5	Вх.
C11	AEN	Вх.	C27	SA4	Вх.
C12	SA19	Вх.	C28	SA3	Вх.
C13	SA18	Вх.	C29	SA2	Вх.
C14	SA17	Вх.	C30	SA1	Вх.
C15	SA16	–	C31	SA0	Вх.
C16	SA15	Вх.	C32	DACK7*	–

Примечание – В таблицах В.1 – В.3 принято обозначение состояний сигнальных контактов разъема АТ96: “–” – не используется, “Вх.” – вход, “Вых.” – выход, “Вх. / Вых.” – вход/выход, “Вых.(н.с.)” – выход с неопределенным состоянием.

Изм.	Лист	№ докум.	Подп.	Дата

ПРИЛОЖЕНИЕ С
(обязательное)

Таблица контактов разъемов для внешних подключений модуля

Таблица С.1 – Контакты разъемов IDC J1, J2, J3, J4 (**DIC21001**) и IDC J1, J2 (**DIC21002**): внешние подключения модуля

Контакт (Jx)	Сигнал (FPGAх)	Контакт (Jx)	Сигнал (FPGAх)
19	IO0	3	IO13
21	IO1	5	IO14
23	IO2	7	IO15
25	IO3	13	IO16
24	IO4	16	IO17
22	IO5	15	IO18
20	IO6	17	IO19
18	IO7	14	IO20
10	IO8	11	IO21
8	IO9	12	IO22
4	IO10	9	IO23
6	IO11	2	+5V
1	IO12	26	GND

Примечание – В таблице позиционному обозначению разъема (Jx) и обозначению матрицы (FPGAх) модуля соответствуют значения: x = 1, 2, 3, 4 (для **DIC21001**) и x = 1, 2 (для **DIC21002**).

Изн. № подл.	Подп. и дата	Взам. инв. №	Изн. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата	ФАПИ. 421459. 210РЭ	Лист
						40

